



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07161761 A**(43) Date of publication of application: **23.06.95**

(51) Int. Cl

H01L 21/60
H01L 21/82
(21) Application number: **05311823**(22) Date of filing: **13.12.93**(71) Applicant: **FUJITSU LTD KYUSHU FUJITSU ELECTRON:KK**(72) Inventor: **IKEDA KOICHI**(54) **SEMICONDUCTOR DEVICE**

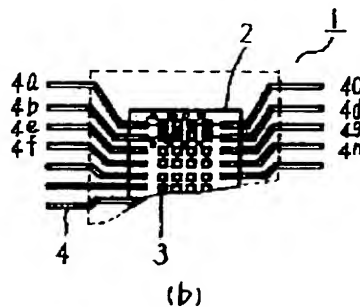
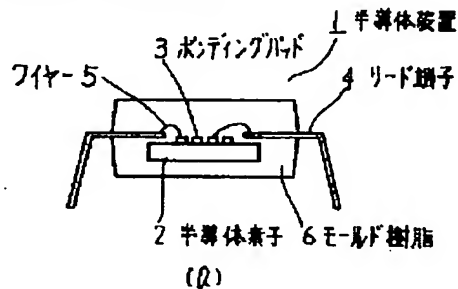
manner.

(57) Abstract:

COPYRIGHT: (C)1995,JPO

PURPOSE: To easily change the function of a lead terminal by a method wherein a plurality of rows of pads, having the same function and arranged in a row, are formed by function almost in the center part of a semiconductor chip, and a lead terminal is connected to one place of the pads of the same function through the intermediary of a wire.

CONSTITUTION: The bonding pads 3, formed on the surface of a semiconductor chip 2 which is formed by dicing a wafer through various processes, and lead terminals 4 are connected in a semiconductor device 1, and the semiconductor chip 2 is encapsulated with molding resin 6 in such a manner that a part of the lead terminals 4 are led out to outside. The bonding pads 3 are formed in such a manner that they are concentrated in the center part of the surface of the semiconductor chip 2. The bonding pads 3, which have the same function, are formed, and the function of each lead terminal 4 can be changed by altering the combination of the connection of the lead terminals 4. As a result, diversified specifications can be adopted in a flexibly



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-161761

(43) 公開日 平成7年(1995)6月23日

(51) Int.Cl.⁶

H 0 1 L 21/60
21/82

識別記号

3 0 1 N 6918-4M

8832-4M

庁内整理番号

F I

H 0 1 L 21/ 82

技術表示箇所

S

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平5-311823

(22) 出願日 平成5年(1993)12月13日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(71) 出願人 000142470

株式会社九州富士通エレクトロニクス

鹿児島県薩摩郡入来町副田5950番地

(72) 発明者 池田 宏一

鹿児島県薩摩郡入来町副田5950番地 株式

会社九州富士通エレクトロニクス内

(74) 代理人 弁理士 井桁 貞一

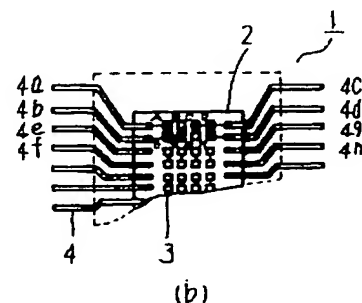
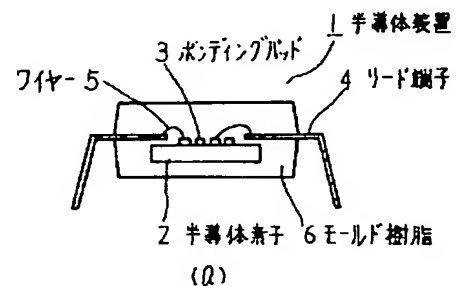
(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 本発明は、多種多様の仕様に対応する半導体装置に関し、複数のリード端子の機能を容易に変更できる半導体装置を得ることを目的とする。

【構成】 内部回路に接続されるボンディングパッド3を表面に有する半導体素子2と、該半導体素子2表面のボンディングパッド3にワイヤー5を介して接続される複数のリード端子4とを有し、該リード端子4の端部が導出されるように前記半導体素子2が封止されてなる半導体装置において、前記ボンディングパッド3は、一列に並んだ同一機能のパッド群が、その機能毎に前記半導体素子2の略中央部に複数列形成されており、同一機能のパッド群中の1ヶ所にリード端子4がワイヤー5を介して接続される構成とする。

本発明の第一実施例を説明するための半導体装置
断面図及び平面図



【特許請求の範囲】

【請求項 1】 内部回路に接続されるボンディングパッド (3) を表面に有する半導体素子 (2) と、該半導体素子 (2) 表面のボンディングパッド (3) にワイヤー (5) を介して接続される複数のリード端子 (4) とを有し、該リード端子 (4) の端部が導出されるように前記半導体素子 (2) が封止されてなる半導体装置において、

前記ボンディングパッド (3) は、一列に並んだ同一機能のパッド群が、その機能毎に前記半導体素子 (2) の略中央部に複数列形成されており、同一機能のパッド群中の 1 ヶ所にリード端子 (4) がワイヤー (5) を介して接続されていることを特徴とする半導体装置。

【請求項 2】 前記リード端子 (4) は、前記半導体素子 (2) の略中央部に形成されるボンディングパッド (3) の近傍に導入されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 内部回路 (18) に接続されるボンディングパッド (13) を表面に有する半導体素子 (12) と、該半導体素子 (12) 表面のボンディングパッド (13) にワイヤー (15) を介して接続される複数のリード端子 (14) とを有し、該リード端子 (14) の端部が導出されるように前記半導体素子 (12) が封止されてなる半導体装置において、
前記内部回路 (18) からは複数の機能パッド (17) が導出されており、該機能パッド (17) と内部回路 (18) を接続する配線に対して、前記ボンディングパッド (13) がヒューズ (19) を介して接続されていることを特徴とする半導体装置。

【請求項 4】 内部回路 (28) に接続されるボンディングパッド (23) を表面に有する半導体素子 (22) と、該半導体素子 (22) 表面のボンディングパッド (23) にワイヤー (25) を介して接続される複数のリード端子 (24) とを有し、該リード端子 (24) の端部が導出されるように前記半導体素子 (22) が封止されてなる半導体装置において、
前記半導体素子 22 は、前記内部回路 (28) とボンディングパッド (23) との間に介在するように、前記リード端子 24 の機能を予め決定するためのメモリー (29) と、該メモリー (29) により決定されているリード端子 (24) の機能を変更するための書込み可能なメモリー (30) と、前記メモリー (29) と書込み可能なメモリー (30) の信号の切替えを行う一対のゲート (27a, 27b) を備えていることを特徴とする半導体装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、多種多様の仕様に対応する半導体装置に関する。汎用品の半導体装置において、顧客の要求は多種多様であり、様々な要求に対して

容易に配線の変更を行うことのできるものが望まれている。

【0002】

【従来の技術】 図 5 に従来の半導体装置の断面図、及び平面図を示す。図 5 (a) は、DIP (Dual In-line Package) 型の半導体装置の断面図であり、図 5 (b) は、図 5 (a) におけるモールド樹脂を省いた状態の平面図である。

【0003】 通常、このような半導体装置 31 は、図 5 (a) から明らかなように、ステージ 37 上に搭載される半導体素子 32 の周辺に複数のリード端子 34 が配置されており、このリード端子 34 の一端と半導体素子 32 上に形成されているボンディングパッド 33 とがワイヤボンディングによって接続され、リード端子 34 の他端が外部に導出するように、モールド樹脂 36 により封止されている。

【0004】 半導体素子 32 上に形成される複数のボンディングパッド 33 は、内部回路に接続され、それぞれ電源用、入力信号用等その機能が決まっている。このようなパッド 33 は図 5 (b) に示すように、半導体素子 32 の周囲部に形成されており、リード端子 34 と 1 対 1 に対応して、ワイヤー 35 により接続されている。

【0005】 ワイヤー 35 による接続は、ショート等を発生させることのないように、近い位置で対向するパッド 33 とリード端子 34 とを、ワイヤー 35 が交差することなく行う必要があるため、回路の設計時におけるパッドレイアウトによって、各リード端子 34 の機能も必然的に決定されていることになる。しかしながら、半導体装置 31 を実装基板に実装する場合、周囲に実装される別の半導体装置等の電子部品の違いによって、好ましいリード端子配列 (各リード端子 34 の機能) も異なってくる。従って、図 5 に示すような構成であると、半導体装置そのものの機能は同様であっても、周囲に実装される電子部品に応じて、異なるリード端子配列の半導体装置を用意する必要がある。

【0006】 このように、異なるリード端子配列の複数の半導体装置を用意する必要をなくすために、図 6 に示すように半導体装置 31 の各リード端子 34 の機能を変更するためのソケット 38 を介在させる技術も考えられている。これは、ソケット 38 内に所定の配線を形成することで、リード端子 34 の配列を変えるものである。

【0007】 また、異なる仕様のものに対応させるため、図 7 に示すような半導体装置 41 も考えられている。この半導体装置 41 は、特開昭 61-32436 号公報に記載されるものであり、ボンディングパッド 43 を必要最小限の間隔でできるだけ多く半導体素子 42 上に形成し、任意のボンディングパッド 43 を選択して入出力回路部 46 との配線 47 を行うものである。

【0008】

【発明が解決しようとする課題】 上述したように、図 5

に示す従来の半導体装置31は回路設計の段階で各リード端子34の機能が決定されていることから、実装基板に実装される周囲の電子部品が変更されることにより、異なる配列のリード端子が必要となった場合は別の半導体装置を用意する必要がある。

【0009】また、周囲に実装される電子部品が変更されても、同一のリード端子配列の半導体装置を使用可能にするためには、図6に示すように各リード端子34の機能を変更するソケット38を介在させる必要があるが、このソケット38を用いる場合も、結局リード端子の配列変更の違いによって配線の異なる複数のものが必要となる。

【0010】更に、多くのボンディングパッド43を形成しておく図7（特開昭61-32436号公報）に示される技術は、入出力回路部46とボンディングパッド43との接続を行っているアルミニウム等の配線47を変更しなければならず、このような配線を施すためのウエハプロセスの段階で各リード端子の機能は決定されるため、その後の端子配列の変更はできず、やはりリード端子配列の自由度は低いものである。

【0011】本発明は、上記課題を解決して、リード端子の機能を容易に変更できる半導体装置を得ることを目的としている。

【0012】

【課題を解決するための手段】上記課題を解決するための本発明は、内部回路に接続されるボンディングパッド3を表面に有する半導体素子2と、該半導体素子2表面のボンディングパッド3にワイヤー5を介して接続される複数のリード端子4とを有し、該リード端子4の端部が導出されるように前記半導体素子2が封止されてなる半導体装置において、前記ボンディングパッド3は、一列に並んだ同一機能のパッド群が、その機能毎に前記半導体素子2の略中央部に複数列形成されており、同一機能のパッド群中の1ヶ所にリード端子4がワイヤー5を介して接続されていることを特徴とする。

【0013】

【作用】上記手段によれば、ワイヤーボンディング時の接続パッドの選択により、各リード端子の機能を変更することができるため、端子配列の異なる半導体装置を容易に得ることが可能となる。

【0014】

【実施例】以下に、本発明の実施例を説明する。図1は、本発明の一実施例の半導体装置を示すものであり、図1(a)は断面図、図1(b)はモールド樹脂を省略した状態の平面図である。本実施例の半導体装置1は、各種プロセスを経て個片化された半導体素子2の表面に形成されたボンディングパッド3とリード端子4とがワイヤー5によって接続され、リード端子4の一部が外部に導出されるように、半導体素子2がモールド樹脂6にて封止された構成となっている。

【0015】図1(a)(b)に示すように、本実施例では、半導体素子2表面の中央部に集中するようにボンディングパッド3を形成していることを特徴としている。このボンディングパッド3は同一機能のものを複数個形成しておき、リード端子4との接続の組み合わせを変えることでリード端子4の各機能を変更することができる。

【0016】図1(b)において、A～Dは各パッド3の機能を示しており、同じ機能のパッドを2個ずつ設けている。ワイヤーボンディングの際に各リード端子4に対して接続するボンディングパッド3(A～D)を適宜選択する。例えば、図(b)に示すように接続すれば、リード端子4aの機能はA、リード端子4bの機能はB、リード端子4cの機能はD、リード端子4dの機能はCとなる。この接続の組み合わせを変えれば、リード端子4a～4eはA～Dのいずれの機能にも変更することができる。

【0017】また、その下段の各パッドの機能をE～Hと設定して、ワイヤーボンディング時にリード端子4e～4hとの接続を同様に選択することで、各リード端子4の機能を決定する。以上説明した図1の実施例では、横方向の同一列の左右にリード端子4が備えられているため、ワイヤー5が重なるような接続（例えばリード端子4aをパッドDに、リード端子4cをパッドAに接続すること）はできない。

【0018】そこで、更に各リード端子4とボンディングパッド3との自由度が高くなる第一実施例の変形例を図2により説明する。図2は、モールド樹脂を省略した半導体装置1'の平面図であり、半導体素子2'の中央部にA～Dの4種類の機能を有するボンディングパッド3'を4個ずつ16個設け、この16個のボンディングパッド3'に対して横方向の各列に1本ずつ4本のリード端子4'を備えるものである。

【0019】本実施例の場合、リード端子4'を高密度に設けることはできないが、同一列にリード端子4'は1本のみであるため、どのような組み合わせの接続も可能になりその自由度はきわめて高くなる。図2では、リード端子4a'が機能B、リード端子4b'が機能A、リード端子4c'が機能C、リード端子4d'が機能Dとなっている。

【0020】次に、リード端子とボンディングパッドとの接続ではなく、内部回路とボンディングパッドとの接続において端子配列を容易に変更できる第二実施例を説明する。図3は、モールド樹脂を省略して配線を模式的に示した第二実施例の半導体装置11の平面図である。

【0021】本実施例の半導体装置11は、まず図3(a)に示すとおり、半導体素子12上に内部回路18と所定の配線により接続される複数の機能パッド17と、この配線とマトリクス状になるよう交差する配線が接続されるボンディングパッド13とを形成し、各配線

のマトリクス接点部をヒューズ 19 によって接続した状態にする。

【0022】尚、各機能パッド 17 は、PP 試験時にボンディングパッドと共にプローブピンを接触するための試験用パッドとなっている。このように、ヒューズ 19 を介してマトリクス状に接続した機能パッド 17 とボンディングパッド 13 に対して、PP 試験においてプローブピンを接触させて試験を行うが、この際に不要な部分には大電流を流すことでヒューズ 19 を切断して、必要な部分のみ接続状態を保持させる。

【0023】図 3 (b) は、図 3 (a) の状態から所定のヒューズ 19 を切断することで、ボンディングパッド 13 a が機能 C、パッド 13 b が機能 D、パッド 13 c が機能 B、パッド 13 d が機能 A となった状態を示すものである。このような各機能にするためには、上記組み合わせ以外の試験を行う際に大電流を流す。

【0024】例えばボンディングパッド 13 a を例に説明すると、図 3 (a) において、まずパッド 13 a と機能パッド A とにプローブピンを接触させて試験を行っている際には大電流を流してヒューズ①を切断し、次にパッド 13 a と機能パッド B との試験時にも大電流を流すことでヒューズ②を切断する。そしてパッド 13 a と機能パッド C との試験の際には大電流を流すことなく、ヒューズ③は接続状態を保持する。更に、パッド 13 a と機能パッド D との試験時には大電流を流してヒューズ④を切断する。

【0025】以上のように、ヒューズ①、②、④を切断して、ヒューズ③の接続状態を保持することにより、ボンディングパッド 13 a は機能 C を有することになる。ボンディングパッド 13 b ~ 13 d についても同様に、試験時に所望のヒューズのみを残すことにより、各機能を付与することができる。以上のような処理を施すことにより、図 3 (b) に示すような配線となり、適宜機能を決定された各パッド 13 にワイヤー 15 によって接続されるリード端子 14 の機能が決定される。

【0026】本実施例においても、図 2 の変形例同様のこのような組み合わせの配線も可能であり、その端子配列の自由度は高いものとなる。尚、本実施例においては、PP 試験時に大電流を流すことで、ヒューズ 19 を切断したが、例えばプロセスカバー膜工程時にレーザーによってヒューズ 19 を切断することによっても同様に各リード端子 14 の機能を自由に変更することが可能となる。

【0027】第一、第二実施例が顧客の要求に応じて製造側で端子配列変更を行ったのに対して、顧客側にて端子配列の変更を可能とする第三実施例を図 4 を参照しながら説明する。図 4 は、モールド樹脂を省略して配線を模式的に示した第三実施例の半導体装置 21 の平面図である。

【0028】本実施例における半導体装置 21 は、図 4

に示すとおり、半導体素子 22 上に内部回路 28 より各機能 A ~ D を有する配線が引き出されて、各配線の配列を決定するメモリー例えば PROM 29 とゲート 27 a を介して、それぞれの機能を有する配線が各ボンディングパッド 23 に接続されている。一方、内部回路 18 より引き出される配線は、書込み可能なメモリー例えば OPROM 30 とゲート 27 b を介すことによっても各ボンディングパッド 23 に接続されている。

【0029】そして各ゲート 27 a、27 b の切替えは OPROM 30 によって行うことができるようになっていいる。尚、各ボンディングパッド 23 は、半導体素子 22 周辺に位置するリード端子 24 とワイヤーボンディングによって接続されている。本実施例の半導体装置 21 においては、所定の端子配列となるように PROM 29 の記憶状態によって決定されているが、製品納入後に OPROM 30 に対して処理を施すことで、予め決定されている端子配列とは異なる配列に変更することが可能となっている。即ち、顧客自らが必要に応じて端子配列を容易に変更することができるものである。

【0030】図 4 に示す半導体装置 21 の場合は、PROM 29 内に示すようなマトリクス交差部の接続を設定することによって、リード端子 24 a が機能 D、リード端子 24 b が機能 B、リード端子 24 c が機能 C、リード端子 24 d が機能 A となるように予め設定されている。そして、顧客側は製品納入後に OPROM 30 に所定の処理を施すことによって、OPROM 30 内に示すようなマトリクス交差部の接続を設定すると共に、ゲート 27 a、27 b の切替えを行うことにより、リード端子 24 a を機能 A、リード端子 24 b を機能 C、リード端子 24 c を機能 D、リード端子 24 d を機能 B に変更している。

【0031】以上説明したとおり、本実施例によれば、製品納入後の最終的な段階で顧客自らが端子配列の変更を行うことができるため、その端子配列の自由度は極めて高いものとなる。

【0032】

【効果】本発明によれば、半導体装置製造の最終的な段階において、複数のリード端子の各機能の変更を容易に行うことができるため、端子配列の自由度が高くなり、同一の半導体装置によって、多種多様な仕様に対して柔軟に対応することが可能になる。

【図面の簡単な説明】

【図 1】本発明の第一実施例を説明するための半導体装置断面図及び平面図である。

【図 2】本発明の第一実施例の変形例を説明するための半導体装置平面図である。

【図 3】本発明の第二実施例を説明するための半導体装置平面図である。

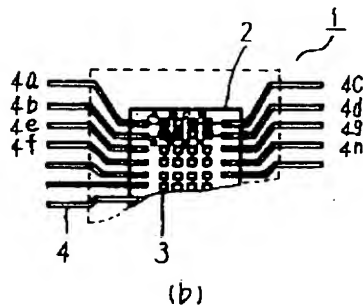
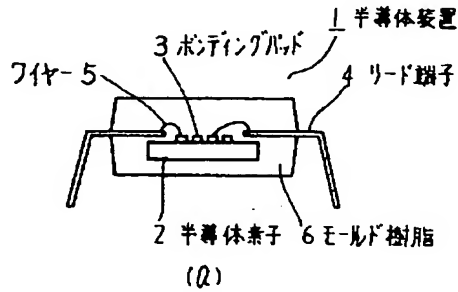
【図 4】本発明の第三実施例を説明するための半導体装置平面図である。

【図5】従来の半導体装置を示す断面図及び平面図である。

【図6】従来の端子配列変換手段であるソケットの側面図

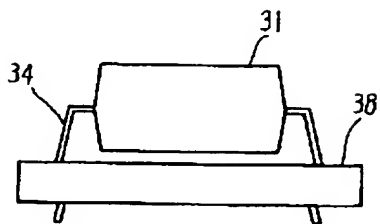
【図1】

本発明の第一実施例を説明するための半導体装置
断面図及び平面図



【図6】

従来の端子配列変換手段であるソケットを示す側面図

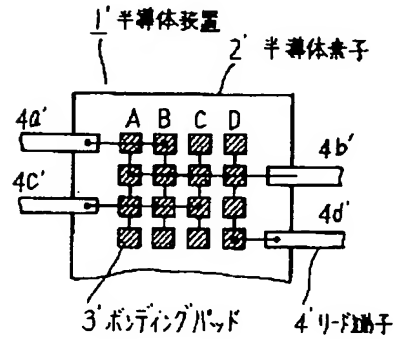


図である

【図7】配線パターン形成により端子配列を変更する従来の半導体装置の部分平面図である。

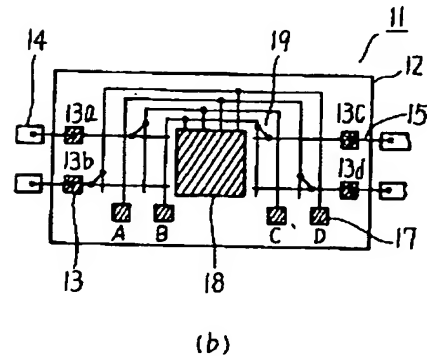
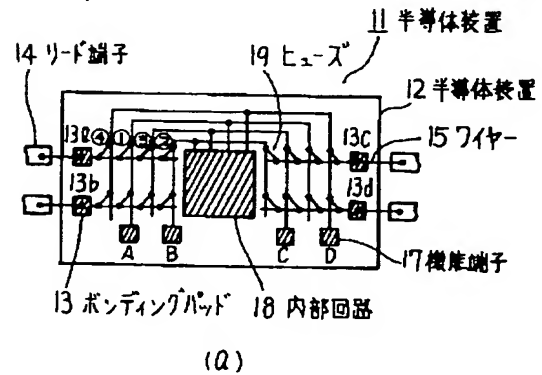
【図2】

本発明の第一実施例の変形例を説明するための
半導体装置平面図



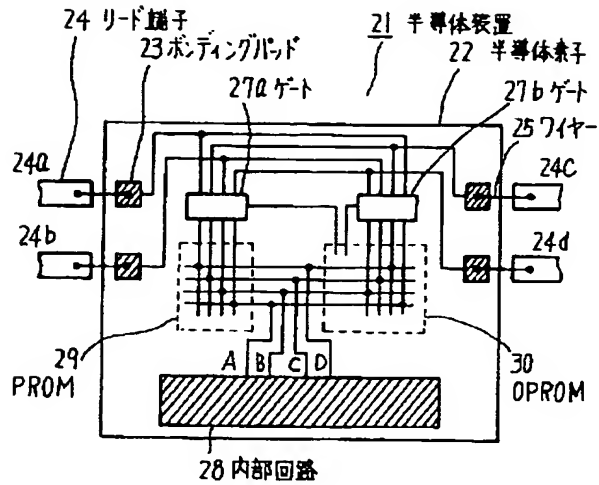
【図3】

本発明の第二実施例を説明するための
半導体装置平面図



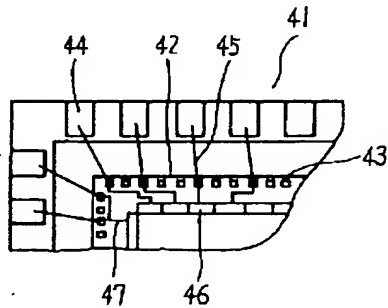
【図 4】

本発明の第三実施例を説明するための
半導体装置平面図



【図 7】

配線パターン形成により端子配列を変更する
従来の半導体装置



【図 5】

従来の半導体装置を示す断面図及び平面図

